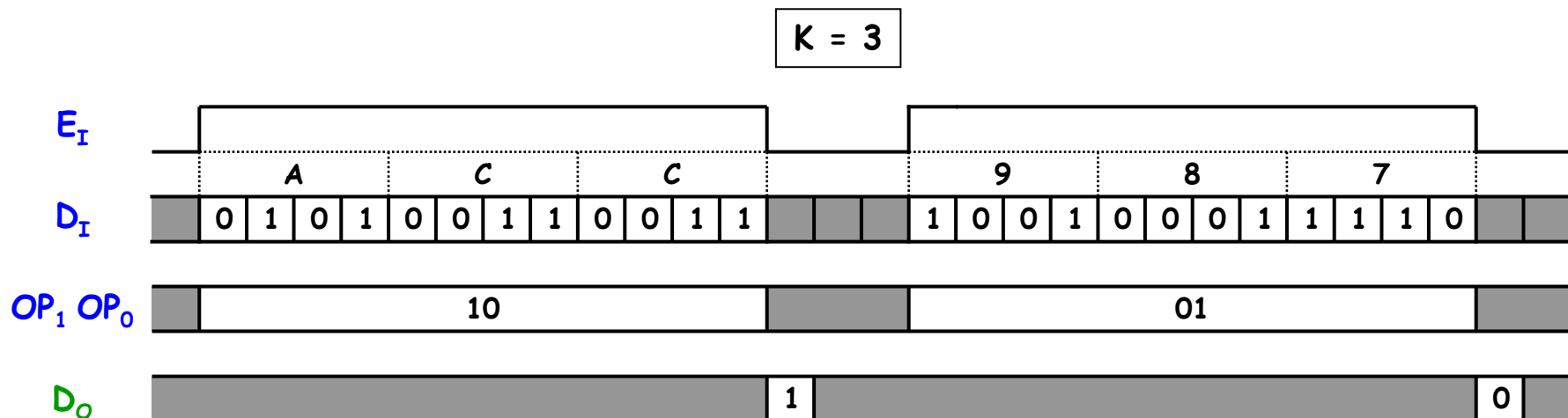


Problema 1

Un sistema sequenziale sincrono, caratterizzato da quattro segnali di ingresso (E_I , D_I , OP_1 , OP_0) e da un segnale di uscita (D_O), è preposto all'elaborazione di dati numerici decimali, ciascuno rappresentato secondo il sistema di numerazione binario mediante 4K bit. Le K cifre esadecimali c_1, c_2, \dots, c_K di ogni dato sono presentate in ingresso al sistema serialmente attraverso il segnale D_I , senza soluzione di continuità ed a partire, per ogni cifra, dal bit meno significativo (LSB). Il segnale E_I , attivo (valore logico 1) per 4K intervalli di clock, identifica la fase di trasferimento in ingresso al sistema di un dato. Contestualmente i due segnali OP_1 e OP_0 discriminano il processo di elaborazione che il sistema deve svolgere. Più precisamente, il sistema ha il compito di verificare se le K cifre esadecimali di un dato sono:

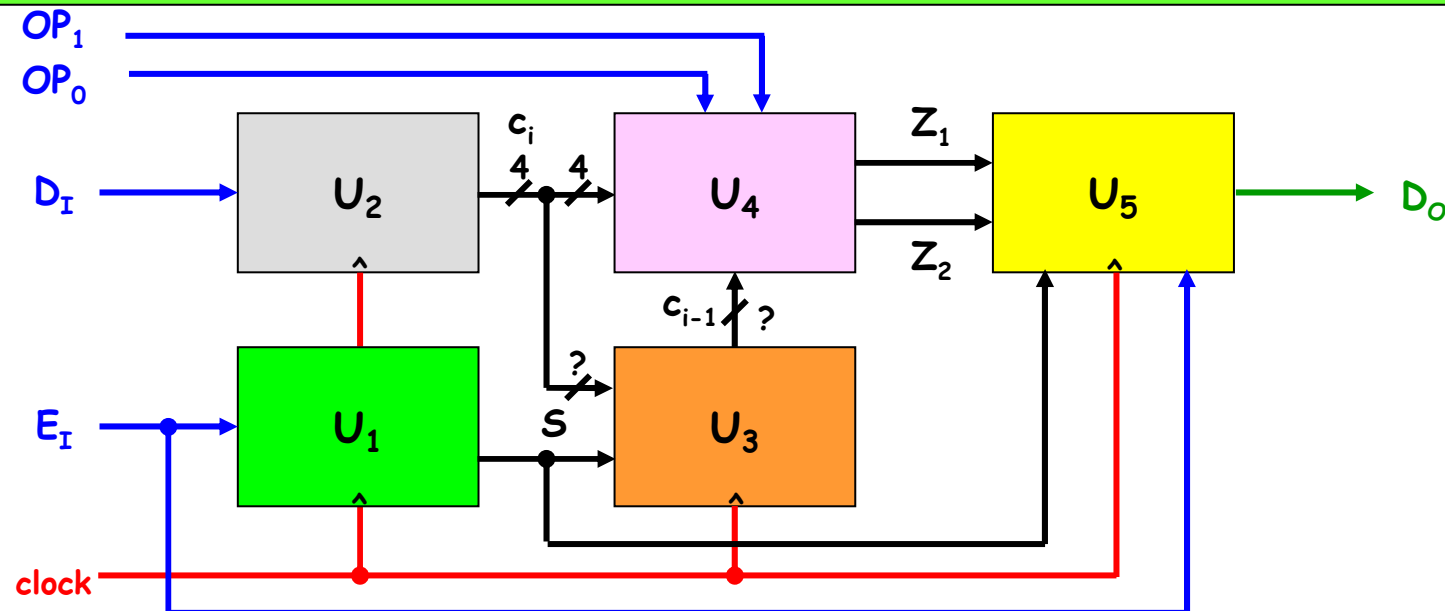
- (a) tutte pari ed in ordine non crescente, se $OP_1 OP_0 = 00$;
- (b) tutte pari ed in ordine non decrescente, se $OP_1 OP_0 = 10$;
- (c) tutte dispari ed in ordine non crescente, se $OP_1 OP_0 = 01$;
- (d) tutte dispari ed in ordine non decrescente, se $OP_1 OP_0 = 11$.

L'esito del processo di verifica deve essere notificato dal sistema tramite il segnale di uscita D_O ($D_O = 1$ in caso di esito positivo, $D_O = 0$ in caso contrario) in corrispondenza dell'intervallo di clock immediatamente successivo a quello di ricezione dell'ultimo bit di un dato.

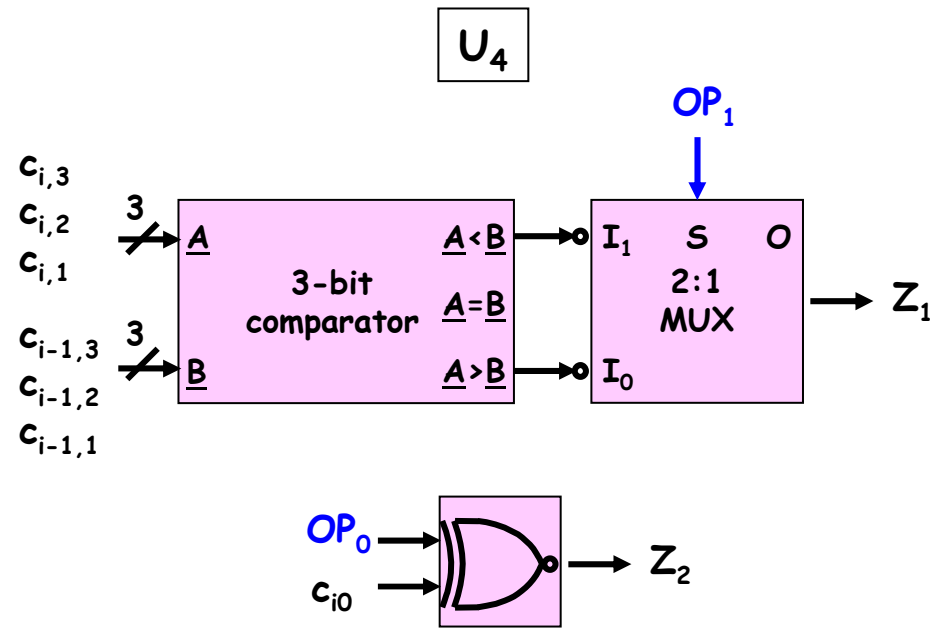
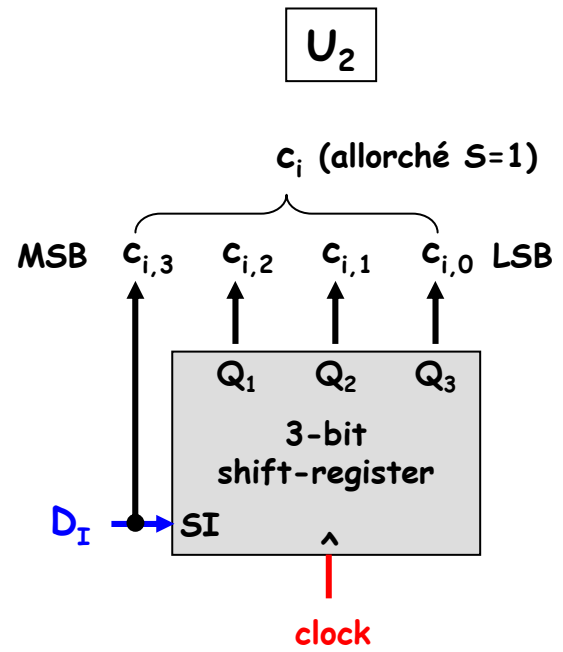
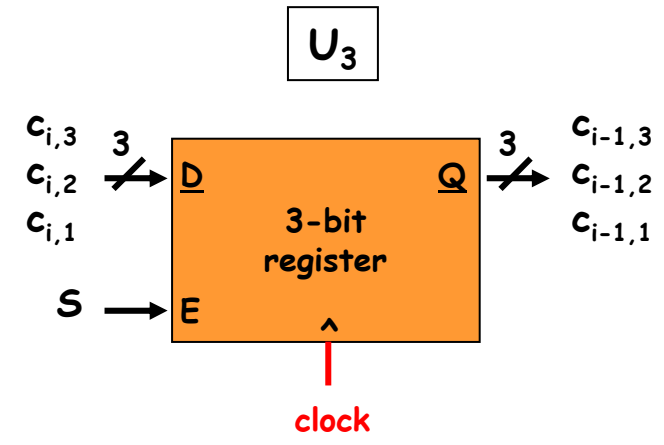
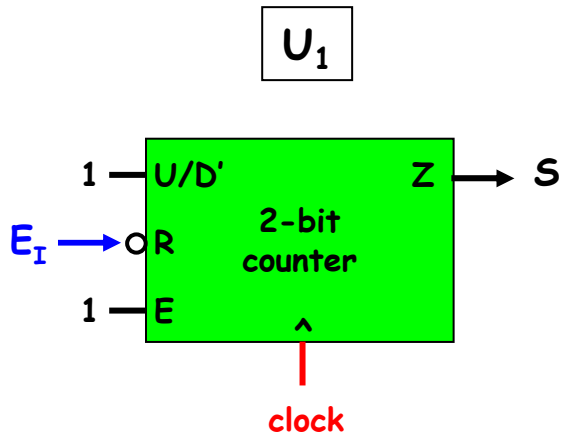


Il sistema deve essere strutturato secondo lo schema riportato in figura. L'unità U_1 ha il compito di discriminare, tramite il segnale di uscita S , l'intervallo di ricezione dell'ultimo bit di ciascuna cifra presentata in ingresso. L'unità U_2 ha il compito di operare la conversione serie-parallelo della cifra c_i ($i = 1, \dots, K$) correntemente presentata in ingresso. L'unità U_3 ha il compito di memorizzare e rendere disponibile in uscita i bit della precedente cifra c_{i-1} ($i = 2, \dots, K$) necessari all'unità U_4 per accertare se l'ordinamento relativo di ciascuna coppia di cifre consecutive è ($Z_1 = 1$) o meno ($Z_1 = 0$) conforme alle attese. L'unità U_4 ha altresì il compito di verificare se la corrente cifra è ($Z_2 = 1$) o meno ($Z_2 = 0$) pari o dispari secondo le attese. L'unità U_5 ha il compito di combinare il risultato delle $2K-1$ suddette verifiche parziali, evidenziando in uscita l'esito finale del processo di elaborazione per ogni dato in ingresso.

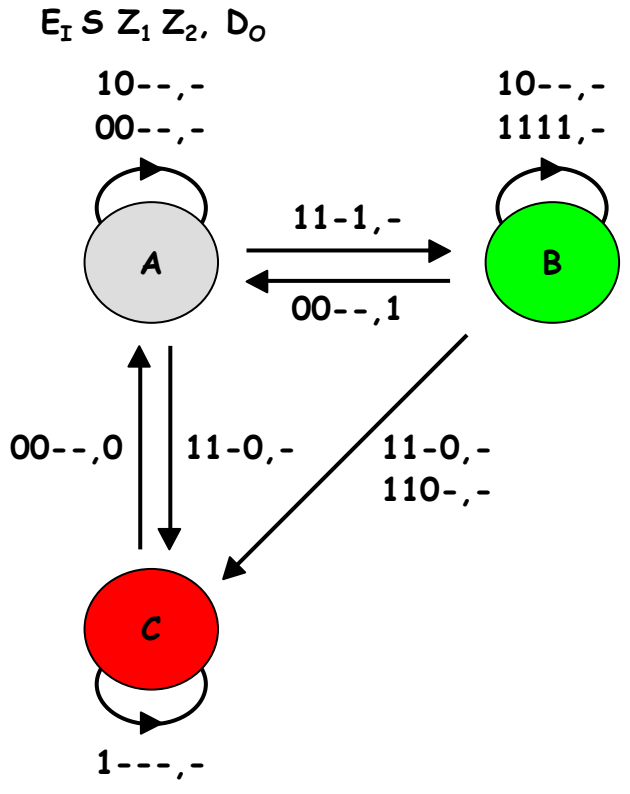
1. Si esegua il progetto delle unità U_1 , U_2 , U_3 e U_4 , avvalendosi dei componenti ritenuti più idonei allo scopo e motivando esplicitamente tutte le scelte operate.
2. Si formalizzi il comportamento dell'unità U_5 (ingressi: E_I , S , Z_1 , Z_2 ; uscite: D_O) in termini di automa a stati finiti.
3. Si identifichino le estensioni che è necessario prevedere nell'ipotesi che, in dipendenza del valore assunto da un ulteriore segnale di ingresso M in corrispondenza dell'intervallo di attivazione di E_I , le K cifre esadecimali di ciascun dato possano essere presentate in ingresso al sistema sia a partire dal bit meno significativo ($M = 0$), che, in alternativa, a partire dal bit più significativo ($M = 1$).



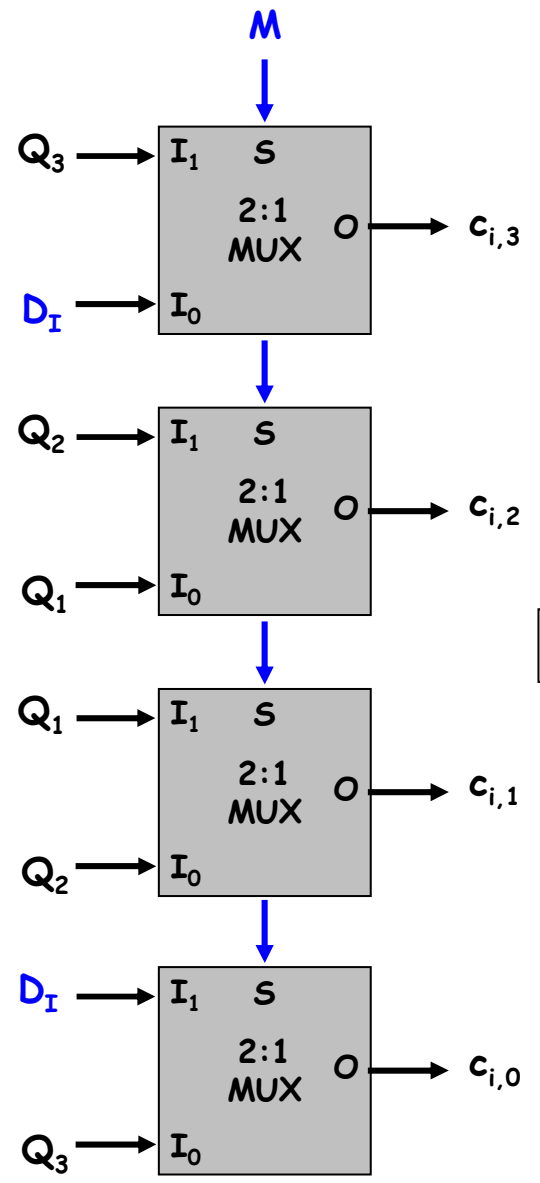
1



2



3



da U_2

a U_3 e U_4

Grafo degli stati (non riducibile)

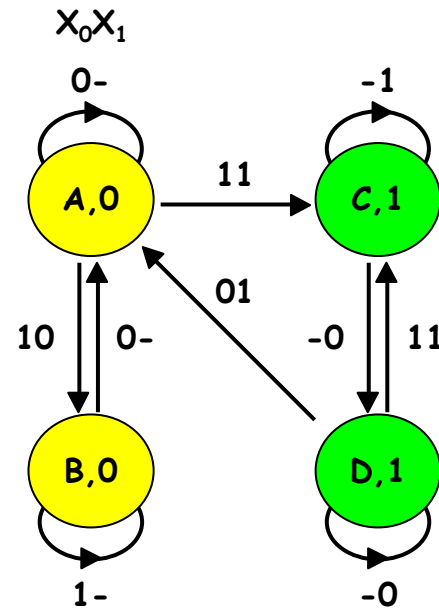


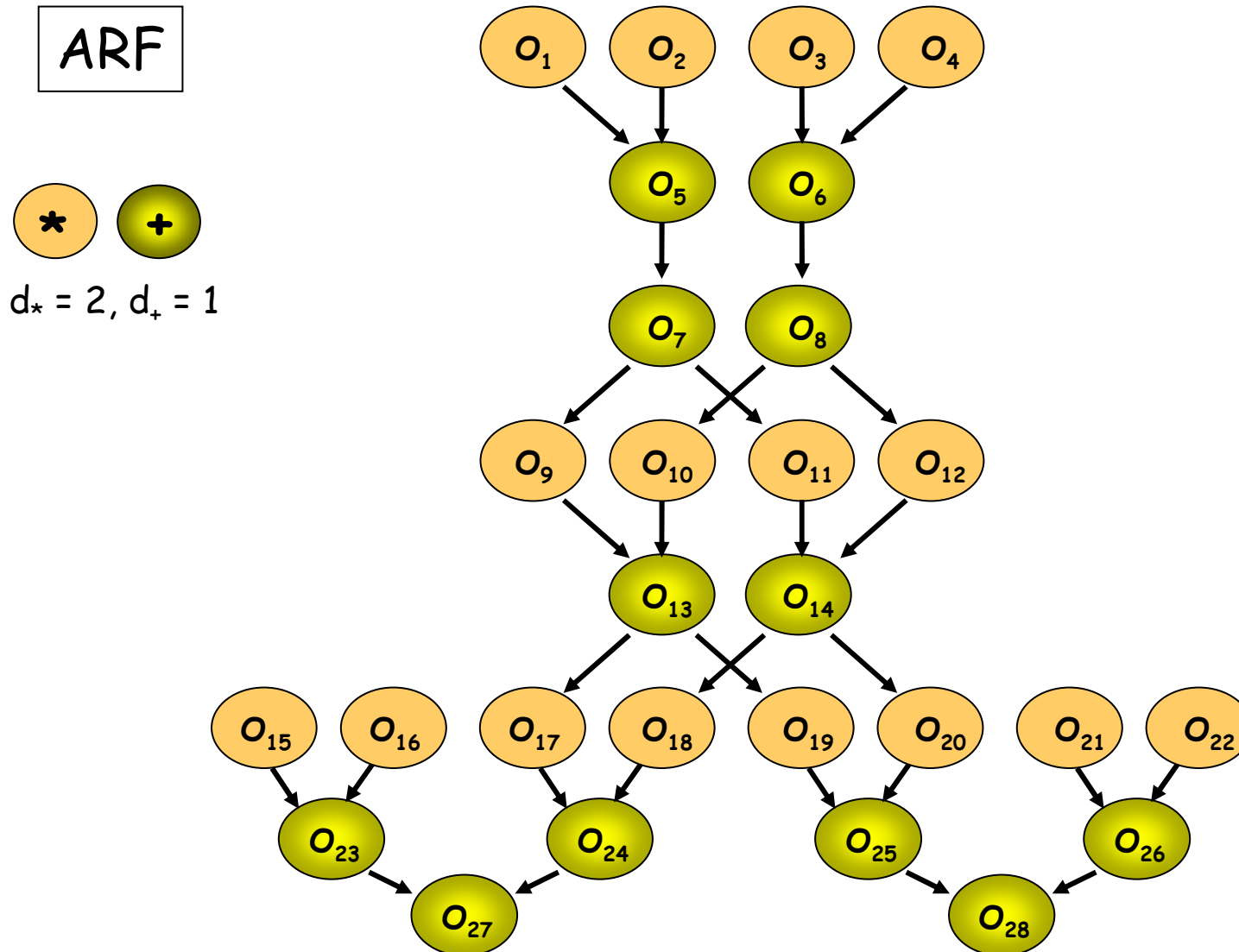
Diagramma delle adiacenze
e mappa di codifica

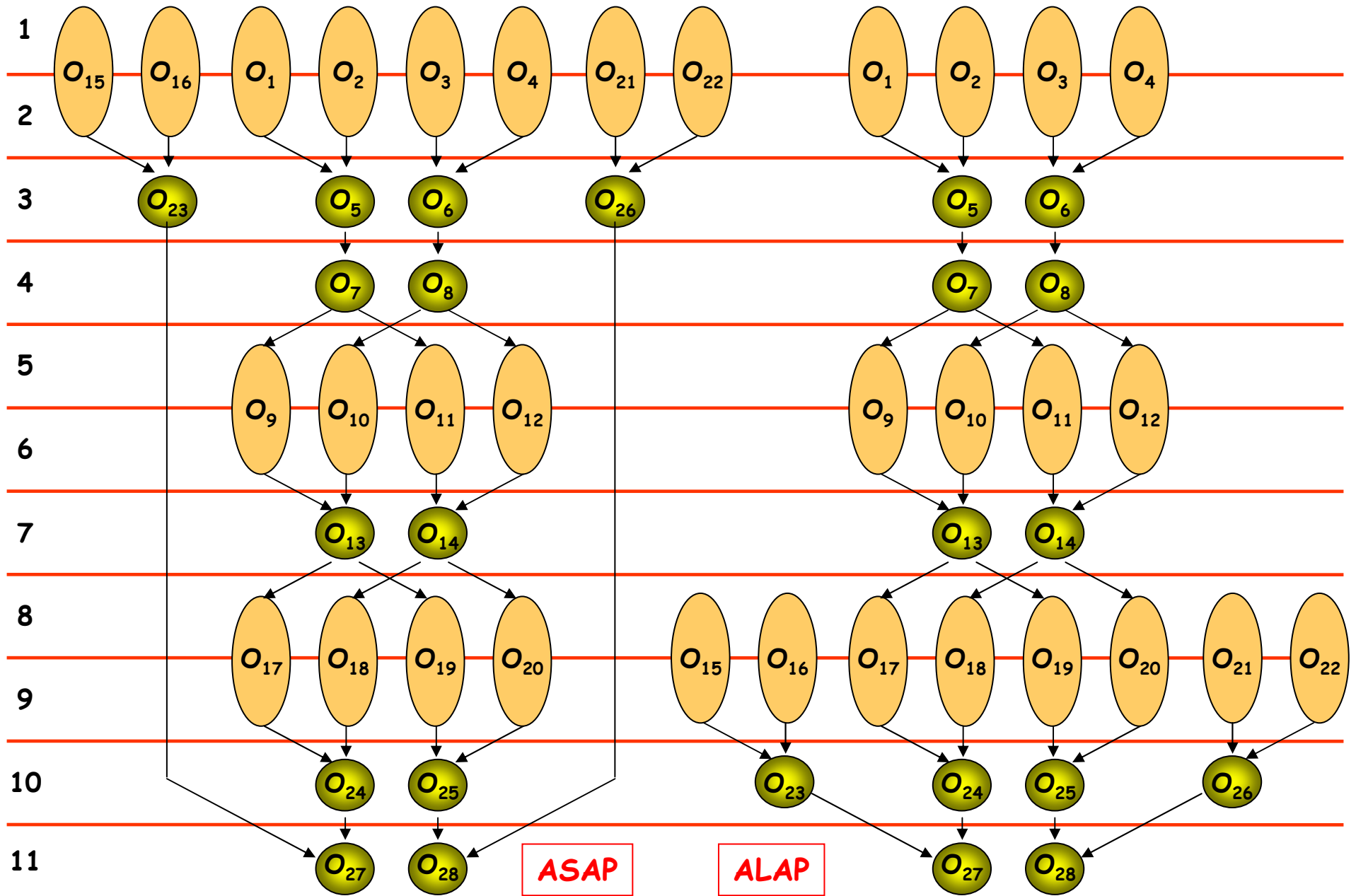
		Y_2	
		0	1
0		A	C
1		B	D

...

Problema 3

Con riferimento al Sequencing Graph (SG) riportato in figura, si identifichi tramite l'algoritmo "Static List Scheduling" un possibile Scheduled SG (SSG) contraddistinto da latenza minima, nell'ipotesi che le risorse disponibili siano 2 moltiplicatori e 1 addizzatore.

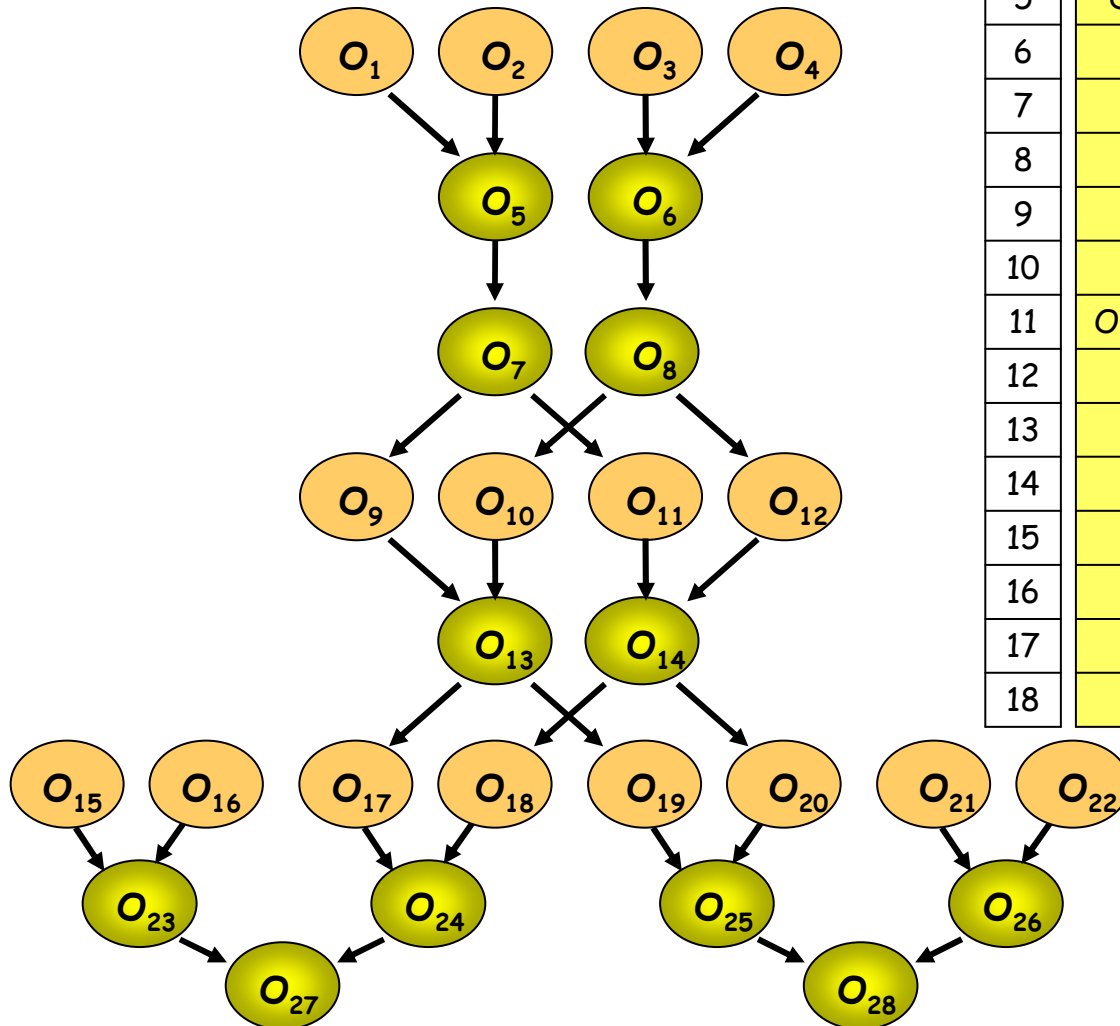




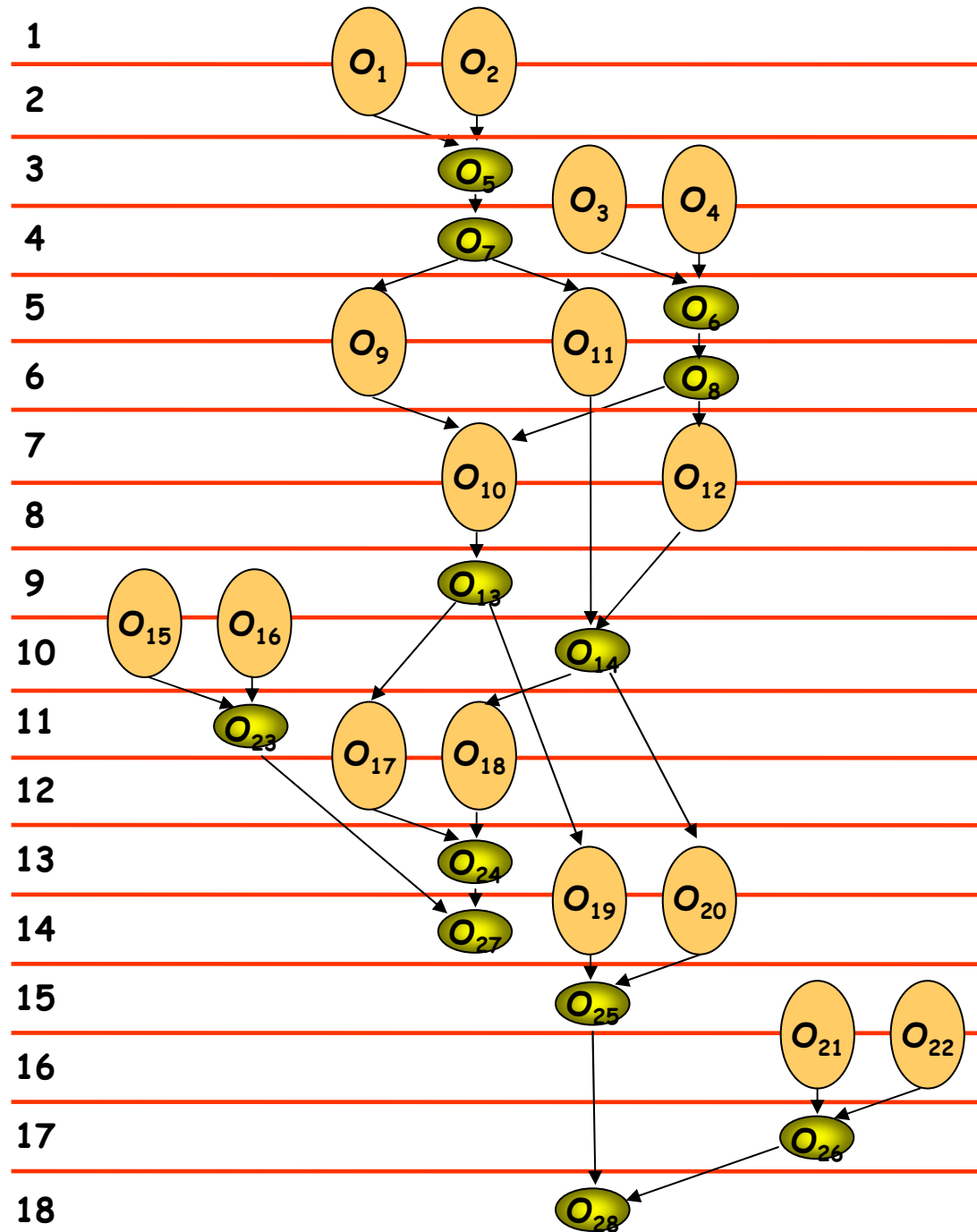
	O ₁	O ₂	O ₃	O ₄	O ₅	O ₆	O ₇	O ₈	O ₉	O ₁₀	O ₁₁	O ₁₂	O ₁₃	O ₁₄	O ₁₅	O ₁₆	O ₁₇	O ₁₈	O ₁₉	O ₂₀	O ₂₁	O ₂₂	O ₂₃	O ₂₄	O ₂₅	O ₂₆	O ₂₇	O ₂₈
p _i	11	11	11	11	9	9	8	8	7	7	7	7	5	5	4	4	4	4	4	4	4	4	2	2	2	2	1	1

	O_1	O_2	O_3	O_4	O_5	O_6	O_7	O_8	O_9	O_{10}	O_{11}	O_{12}	O_{13}	O_{14}	O_{15}	O_{16}	O_{17}	O_{18}	O_{19}	O_{20}	O_{21}	O_{22}	O_{23}	O_{24}	O_{25}	O_{26}	O_{27}	O_{28}
p_i	11	11	11	11	9	9	8	8	7	7	7	7	5	5	4	4	4	4	4	4	4	4	2	2	2	2	1	1

Algoritmo SLS



1	$O_1, O_2, O_3, O_4, O_{15}, O_{16}, O_{21}, O_{22}$	-	O_1, O_2
2	$O_3, O_4, O_{15}, O_{16}, O_{21}, O_{22}$	O_1, O_2	-
3	$O_3, O_4, O_5, O_{15}, O_{16}, O_{21}, O_{22}$	-	O_3, O_4, O_5
4	$O_7, O_{15}, O_{16}, O_{21}, O_{22}$	O_3, O_4	O_7
5	$O_6, O_9, O_{11}, O_{15}, O_{16}, O_{21}, O_{22}$	-	O_6, O_9, O_{11}
6	$O_8, O_{15}, O_{16}, O_{21}, O_{22}$	O_9, O_{11}	O_8
7	$O_{10}, O_{12}, O_{15}, O_{16}, O_{21}, O_{22}$	-	O_{10}, O_{12}
8	$O_{15}, O_{16}, O_{21}, O_{22}$	O_{10}, O_{12}	-
9	$O_{13}, O_{14}, O_{15}, O_{16}, O_{21}, O_{22}$	-	O_{13}, O_{15}, O_{16}
10	$O_{14}, O_{17}, O_{19}, O_{21}, O_{22}$	O_{15}, O_{16}	O_{14}
11	$O_{17}, O_{18}, O_{19}, O_{20}, O_{21}, O_{22}, O_{23}$	-	O_{17}, O_{18}, O_{23}
12	$O_{19}, O_{20}, O_{21}, O_{22}$	O_{17}, O_{18}	-
13	$O_{19}, O_{20}, O_{21}, O_{22}, O_{24}$	-	O_{19}, O_{20}, O_{24}
14	O_{21}, O_{22}, O_{27}	O_{19}, O_{20}	O_{27}
15	O_{21}, O_{22}, O_{25}	-	O_{21}, O_{22}, O_{25}
16	-	O_{21}, O_{22}	-
17	O_{26}	-	O_{26}
18	O_{28}	-	O_{28}



SLS SSG

1	O ₁ , O ₂
2	-
3	O ₃ , O ₄ , O ₅
4	O ₇
5	O ₆ , O ₉ , O ₁₁
6	O ₈
7	O ₁₀ , O ₁₂
8	-
9	O ₁₃ , O ₁₅ , O ₁₆
10	O ₁₄
11	O ₁₇ , O ₁₈ , O ₂₃
12	-
13	O ₁₉ , O ₂₀ , O ₂₄
14	O ₂₇
15	O ₂₁ , O ₂₂ , O ₂₅
16	-
17	O ₂₆
18	O ₂₈

Latenza: 18 t.u.